ISSN(p): 2338-8323 | ISSN(e): 2459-9638 | Vol. 11 | No. 3 | Halaman 783 - 795 DOI: http://dx.doi.org/10.26760/elkomika.v11i3.783 | Juli 2023

Pengendalian Arus pada Inverter Lima Tingkat Penaik dan Penurun Tegangan

LEONARDUS HERU PRATOMO, HAPPY DIPTYA EKA CHRISTIAWAN

Program Studi Teknik Elektro, Universitas Katolik Soegijapranata, Indonesia Email: leonardus@unika.ac.id

Received 17 Mei 2023 | Revised 26 Juni 2023 | Accepted 1 Juli 2023

ABSTRAK

Penggunaan inverter terkendali arus pada sistem integrasi dengan jala-jala memiliki beberapa kendala seperti nilai tegangan masukan inverter harus melebihi tegangan pada jala-jala, ditambah lagi terdapat gangguan harmonisa pada frekuensi pensaklaran inverter yang dapat menginterferensi jala-jala. Penggunaan inverter lima tingkat yang digabung dengan AC-AC boost diajukan pada makalah ini untuk mengeliminasi gangguan harmonisa dan mampu menghasilkan nilai tegangan yang lebih tinggi dari pada nilai tegangan masukan. Dengan begitu konverter yang diajukan mampu bekerja sebagai penaik dan penurun tegangan. Konverter yang diajukan menggunakan satu buah sumber DC dan menerapkan metode arus keluaran yang terkendali sebagai dasar dalam penyuntikan arus ke jala-jala untuk riset ke depan. Konverter yang diajukan mampu menghasilkan nilai Total Harmonic Distortion (THD) sebesar 2,6% dan memenuhi standar IEEE Std 519-2014 yaitu kurang dari 5%.

Kata kunci: inverter lima tingkat , kendali arus, penaik dan penurun tegangan, THD, penyuntikan arus ke jala-jala

ABSTRACT

The use of grid connected current-controlled inverters has several constraints such as the input voltage value of the inverter must exceed the voltage on the grid, plus there are harmonic disturbances at the inverter switching frequency which can interfere with the grid. The use of a five-level inverter combined with AC-AC boost is proposed in this article to eliminate harmonic disturbances and be able to produce a higher voltage value than the input voltage value. Thus the proposed converter is able to work as a buck and boost voltage. The proposed converter uses a single DC source and applies a controlled output current method as a basis for injecting current into the grid for future research. The proposed converter is capable of producing a Total Harmonic Distortion (THD) value of 2.6% and meets the IEEE Std 519-2014 standard, which is less than 5%.

Keywords: five-level inverter, current controlled, buck-boost inverter, THD, current injection

1. PENDAHULUAN

Seiring berkembangnya zaman yang diikuti oleh meningkatnya kebutuhan energi karena populasi yang meningkat, telah banyak dilakukan penelitian dengan memanfaatkan teknologi untuk menawarkan solusi terhadap masalah energi tak terbarukan. Penggunaan sel surya Solar Photovoltaic pada grid-tied inverter merupakan salah satu cara memanfaatkan energi terbarukan untuk menghadapi masalah energi tak terbarukan. Grid-tied inverter merupakan inverter yang memiliki sistem kontrol arus terkendali, dan dapat digunakan untuk menyuntikan arus ke jala-jala (Wu, dkk, 2017). Sebuah inverter terkendali arus memiliki sumber arus yang terhubung secara paralel dengan impedansi keluaran dan juga dengan jala-jala dalam bentuk sumber tegangan yang memiliki impedansi jala-jala terhubung seri. Arus yang terkendali bisa didapatkan dari inverter sumber tegangan yang memiliki sistem kontrol terkendali arus pada pensaklarannya (Pan, dkk, 2017). Strategi arus terkendali pada gridtied inverter dapat mengurangi harmonisa arus yang disuntikan ke jala-jala (Chatterjee, dkk, **2018).** Namun penggunaan inverter sumber tegangan pada grid-tied inverter memiliki kelemahan pada sisi tegangan masukan inverter yang harus diatas tegangan jala-jala. Di sisi lain terdapat inverter sumber arus sebagai alternatif untuk penyuntikan arus ke jala-jala. Inverter sumber arus memiliki dc-link induktor pada rangkaian dayanya yang memiliki salah satu fungsi yaitu untuk membatasi riak arus pada sumber DC (Anand, dkk, 2014). Inverter sumber arus bekerja dengan memanfaatkan dc-link induktor yang dihubung singkat untuk mendapatkan daya yang besar (Lee, dkk, 2013). Dengan cara kerja seperti itu inverter sumber arus juga bisa disebut sebagai boost inverter, berbeda dengan inverter sumber tegangan yang dikenal sebagai buck inverter (Singh, dkk, 2019). Inverter sumber arus juga dapat digunakan untuk menyuplai motor listrik (Morawiec, 2013). Normalnya inverter sumber arus membutuhkan tapis kapasitor pada sisi keluaran untuk membantu pergantian saklar aktif (Wu, dkk, 2017). Namun inverter sumber arus memiliki kelemahan pada iumlah komponen semikonduktor yang lebih banyak dari pada inverter sumber tegangan dan nilai efisiensi yang lebih rendah dibandingkan dengan inverter sumber tegangan (Lorenzani, dkk, **2017).** Dengan sistem kontrol terkendali arus, inverter sumber tegangan dapat digunakan untuk mengkompensasi arus yang tidak seimbang pada jala-jala (Pouresmaeil, dkk, 2014) Ditambah lagi, inverter sumber tegangan mampu untuk mengkompensasi masalah seperti PF (Power Factor), harmonisa arus, dan dapat menyuntikan energi dari sumber energi terbarukan (Ilavarasi, dkk, 2012). Namun inverter sumber tegangan konvensional memiliki konfigurasi H-bridge pada pensaklarannya, hal tersebut memiliki beberapa kekurangan seperti stres tegangan yang tinggi pada saklar aktif, tingginya nilai perubahan tegangan terhadap waktu, dan nilai Total Harmonic Distortion (THD) pada sisi keluaran.

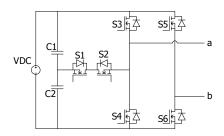
Usaha untuk mengurangi stres tegangan pada saklar aktif dan nilai THD pada sisi keluaran (Vijeh, dkk, 2019) memaparkan bahwa penggunaan *multilevel* inverter (MLI) dapat mengurangi hal-hal tersebut. Semakin tinggi jumlah level pada MLI, maka semakin kecil nilai THD pada sisi keluaran (Gaikwad, dkk, 2016). Namun terdapat tantangan tersendiri jika menggunakan single DC source dan menginginkan multilevel pada sisi keluaran, karena MLI konvensional menggunakan *cascaded H-Bridge* (CHB). Inverter lima tingkat dengan satu sumber DC diajukan oleh (Suroso, dkk, 2017) dengan menggunakan dua buah kapasitor sebagai pembagi tegangan, tujuh saklar aktif dan satu saklar pasif. Dengan topologi yang sama, (Farhadi-Kangarlu, dkk, 2018) mempresentasikan bahwa topologi tersebut membutuhkan sensor tegangan tambahan pada salah satu kapasitor, dengan begitu sistem kontrol tambahan diperlukan untuk mengontrol agar tegangan kapasitor selalu V_{DC}/2. (Kahwa, dkk, 2018) memaparkan hasil simulasi dari inverter lima tingkat hanya dengan enam saklar aktif dan dua saklar pasif. (Pratomo, dkk, 2015) mengimplementasi topologi tersebut dalam bentuk perangkat keras, topologi tersebut memiliki kelebihan dari sisi jumlah

saklar aktif yang lebih sedikit dan penyeimbang otomatis pada tegangan kapasitor. Dengan berkurangnya nilai THD dan nilai perubahan tegangan terhadap waktu, maka nilai tapis keluaran juga bisa diperkecil (**Krishna**, **dkk**, **2016**). Kelebihan dari MLI dalam kecilnya nilai THD juga dapat digunakan untuk menyuntikan arus ke jala-jala (**Chourasia**, **dkk**, **2020**). Nilai THD yang rendah juga sebuah keuntungan karena dapat meminimalisasikan gangguan pada saat penyuntikan arus ke jala-jala dilakukan (**Anurangi**, **dkk**, **2017**).

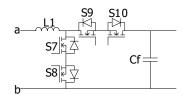
Pada makalah ini, sebuah topologi baru diajukan, penggunaan inverter sumber tegangan terkendali arus dalam bentuk inverter lima tingkat dengan enam saklar aktif dan penggabungan dengan AC-AC *boost* dilakukan. Manfaat yang dimaksimalkan dari topologi yang diajukan adalah nilai THD yang rendah pada konversi energi DC-AC, jangkauan tegangan keluaran lebih luas, dan strategi kontrol arus terkendali.

2. METODOLOGI

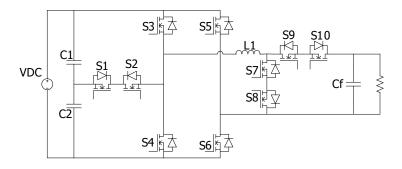
2.1 Skematik Rangkaian



Gambar 1. Inverter Lima Tingkat



Gambar 2. AC-AC Boost



Gambar 3. Buck-Boost Multilevel Inverter

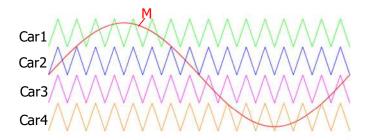
Gambar 1 merupakan rangkaian daya dari inverter lima tingkat yang menggunakan enam saklar aktif (S1-S6) dan dua kapasitor seri (C1-C2). Gambar 2 merupakan rangkaian daya dari

AC-AC boost yang meliputi empat buah saklar aktif (S7-S10). Gambar 3 merupakan skematik rangkaian yang diajukan, yaitu Gambar 1 dan Gambar 2 yang dihubungkan melalui titik "a" dan "b". *Buck-Boost Multilevel Inverter* menggunakan sepuluh saklar aktif (S1-S10), dua kapasitor seri (C1-C2), satu induktor (L1) dan satu tapis kapasitor (Cf). Pada dasarnya, *Buck-Boost Multilevel Inverter* mempunyai dua mode operasi, yaitu mode *buck* dan mode *boost*. Mode *buck* dihasilkan oleh inverter lima tingkat dan memiliki jangkauan tegangan keluaran V_{ab} < V_{DC} . Mode *boost* dihasilkan oleh AC-AC *boost* yang mampu memperluas jangkauan tegangan keluaran hingga diatas V_{DC} .

2.2 Mode Operasi

Topologi yang diajukan diperlihatkan pada Gambar 3, dimana terdapat dua bagian, yaitu inverter lima tingkat dan AC-AC *boost*. Pada topologi ini menggunakan inverter lima tingkat dengan satu sumber DC, yang mana akan menghasilkan keluaran $V_{ab} = V_{DC}/2$, V_{DC} , $O_{C}/2$, V_{DC} . Pada topologi yang diajukan ini juga menggunakan dua buah kapasitor seri (C1 - C2) yang diparalel oleh sumber DC, yang menjadikan $V_{DC} = V_{C1} + V_{C2}$. Juga topologi yang diajukan ini memiliki keunggulan pada sistem kontrol yang sederhana, karena tidak membutuhkan sistem kendali pada tegangan kapasitor, dengan kata lain topologi yang diajukan ini memiliki konfigurasi penyeimbang tegangan otomatis pada kedua buah kapasitor (C1 - C2). Agar kedua buah kapasitor tersebut memiliki tegangan yang sama tanpa kontrol tambahan, maka diperlukan nilai konsumsi daya yang sama pada saat siklus positif dan pada saat siklus negatif. Dengan begitu maka tegangan pada dua buah kapasitor seri (C1 - C2) dapat seimbang secara otomatis.

Pada sisi inverter lima tingkat, digunakan metode *Pulse Width Modulation* (PWM) yang akan memicu saklar aktif S1, S2, S5, dan S6, sedangkan S3 dan S4 akan bekerja pada frekuensi fundamental 50 Hz. Inverter lima tingkat pada topologi yang diajukan menggunakan metode modulasi *level shifted carrier* dengan gelombang sinusoidal yang diperlihatkan pada Gambar 4.



Gambar 4. Gelombang Sinyal Carrier dan Sinyal Modulasi

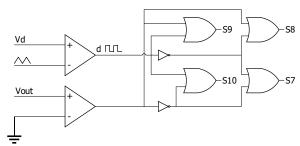
Empat buah *level shifted carrier* digunakan pada topologi inverter lima tingkat yang diajukan, yaitu Car1 (sinyal warna hijau), Car2 (sinyal warna biru), Car3 (sinyal warna merah muda), dan Car4 (sinyal warna orange). Terdapat sinyal modulasi yaitu sinyal sinusoidal yang ditunjuk dengan huruf "M" (warna merah). Gambar 4 menjelaskan teknik modulasi antara sinyal *carrier* (Car1 - Car4) dengan sinyal modulasi sinusoidal (M). Modulasi antara M dengan Car1 akan menghasilkan keluaran Vab > VDC/2 > 0. Modulasi M dengan Car2 akan menghasilkan keluaran Vab < VDC/2 > 0. Modulasi antara M dengan Car3 akan menghasilkan keluaran Vab > VDC/2 < 0. Modulasi antara M dengan Car4 akan menghasilkan keluaran Vab > VDC/2 < 0. Keterangan mengenai pensaklaran dan siklus *charging* pada C1 dan C2 inverter lima tingkat diperlihatkan pada Tabel 1.

S1	S2	S3	S4	S5	S6	V _{ab}	C1	C2
1	0	1	0	0	0	V _{DC} /2	discharging	charging
0	0	1	0	0	1	V _{DC}	discharging	discharging
0	0	0	0	0	1	0	charging	charging
0	0	0	1	0	0	0	charging	charging
0	1	0	1	0	0	-V _{DC} /2	charging	discharging
0	0	0	1	1	0	-V _{DC}	discharging	discharging

Tabel 1. Pensaklaran dan Siklus Charging

Pada saat $V_{ab} = V_{DC}/2$, maka saklar aktif pada bagian inverter lima tingkat yang bekerja adalah S1 dan S3. Lalu pada saat $V_{ab} = V_{DC}$, maka saklar aktif pada bagian inverter lima tingkat yang bekerja adalah S3 dan S6. Pada saat $V_{ab} = -V_{DC}/2$, maka saklar aktif pada bagian inverter lima tingkat yang bekerja adalah S2 dan S4. Lalu pada saat $V_{ab} = -V_{DC}$, maka saklar aktif pada bagian inverter lima tingkat yang bekerja adalah S4 dan S5.

Kemudian pada bagian AC-AC *boost* terdapat dua buah saklar *bi-directional* (S7-S8 dan S9-S10). Pada Gambar 5 dipresentasikan metode PWM yang digunakan untuk memicu saklar aktif (S7-S10) pada AC-AC *boost*. Terdapat dua buah komparator yang digunakan, satu komparator digunakan untuk membandingkan nilai V_d dengan sinyal *carrier*, besaran nilai V_d mengatur *duty cycle* pada "d", dengan besaran *duty cycle* yang berubah, maka hal tersebut berpengaruh terhadap jangkauan penaik tegangan yang dihasilkan. Salah satu komparator lainnya digunakan untuk menghasilkan *zero-crossing*, yang berguna untuk menentukan polaritas tegangan pada AC-AC *boost*. AC-AC *boost* bekerja pada dua mode, yaitu mode *buck* dan mode *boost*. Pada mode *buck* nilai V_d > *peak carrier*, hal tersebut menjadikan nilai "d" memiliki duty cycle = 100%. Lalu pada mode *boost* nilai Vd adalah 0 < V_d < *peak carrier*.



Gambar 5. Strategi Modulasi AC-AC Boost

Keterangan mengenai pensaklaran AC-AC *boost* dapat dilihat pada Tabel 2, "1" merepresentasikan kondisi ON pada saklar aktif, "0" merepresentasikan kondisi OFF pada saklar aktif, sedangkan "d" dan " \overline{d} " adalah kondisi pensaklaran yang didapat dari modulasi V_d dengan sinyal *carrier*.

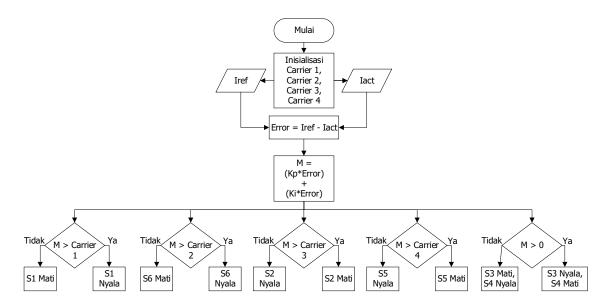
Mode	S7	S8	S9	S10	Keluaran	
Duels	0	1	1	1	Setengah siklus (+)	
Buck	1	0	1	1	Setengah siklus (-)	
Roost	d	1	d	1	Setengah siklus (+)	
Boost	1	d	1	d	Setengah siklus (-)	

Tabel 1. Pensaklaran AC-AC Boost

Pada saat mode *buck* setengah siklus positif, S7 OFF dan S8 ON, lalu pada saat setengah siklus negatif, S7 ON dan S8 OFF, dan S9 dan S10 akan selalu ON pada setengah siklus positif dan setengah siklus negatif pada keluaran. Sedangkan pada saat mode *boost* setengah siklus positif, S7 akan berlawanan dengan S9 dengan trigger "d", lalu S8 dan S10 akan selalu ON, ketika setengah siklus negatif, S8 akan berlawanan dengan S10, dan S7 dengan S9 akan selalu ON.

2.3 Strategi Pengendalian Arus dari Topologi yang Diajukan

Pada seksi ini, strategi kendali arus pada topologi yang diajukan akan dijelaskan. Tujuan dari topologi yang diajukan adalah menghadirkan perangkat yang dapat menyuntikan arus ke jala-jala dengan nilai THD yang rendah dan kemampuan untuk mendapatkan tegangan keluaran di atas dari tegangan sumber DC sebagai masukan. Agar topologi yang diajukan dapat menyuntikan arus ke jala-jala, maka diperlukan sistem kontrol untuk menjadikan topologi yang diajukan terkendali arus. Maka dari itu, Gambar 6 menunjukan *flowchart* dari metode kendali arus yang digunakan pada topologi yang diajukan.



Gambar 6. Flowchart Kontrol Arus pada Topologi yang Diajukan

Gambar 6 menunjukan *flowchart* dari metode kendali arus yang digunakan pada topologi yang diajukan. Konsep dari pengendalian arus pada sebuah konverter adalah mendapatkan nilai $error \approx 0$. Nilai error didapat dari hasil pengurangan antara nilai referensi dan nilai aktual. Sebuah propotional-integral (PI) controller digunakan untuk menghasilkan sinyal modulasi yang didapat dari kalkulasi PI dengan nilai error. Sinyal modulasi tersebut akan dikomparasikan dengan sistem kontrol dari konverter, dan menghasilkan pulsa PWM sebagai pemicu saklar aktif dari konverter yang diajukan.

Gambar 6 juga menjelaskan bagaimana sinyal modulasi dikomparasi dengan empat buah *shifted level carrier*, keluaran dari sistem kontrol ini berupa PWM yang digunakan untuk memicu saklar aktif pada inverter lima tingkat. Dengan begitu kemampuan terkendali arus didapatkan, dan nilai THD yang rendah pada inverter lima tingkat juga memiliki manfaat dalam mengurangi interferensi saat penyuntikan arus ke jala-jala dilakukan.

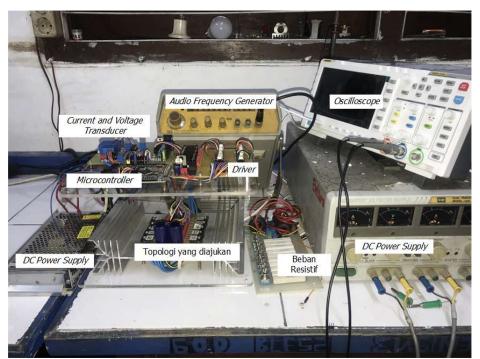
3. HASIL DAN PEMBAHASAN

Eksperimen laboratorium dilakukan guna memverifikasi hasil analisis dan simulasi pada topologi yang diajukan. Semua simulasi diimplementasikan menggunakan Power Simulator Software. Tabel 3 mempresentasikan parameter yang digunakan pada implementasi perangkat keras.

Tegangan masuk	20 Volt DC
Kapasitor polar	4700 uF/50V
Kapasitor non-polar	2 uF
Induktor	5mH
Beban resistif	100 Ohm
Erokuonei noneaklaran	7KH-2

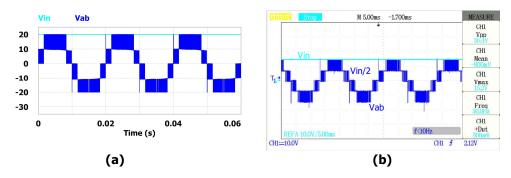
Tabel 2. Parameter Implementasi pada Perangkat Keras

Tabel 3 menunjukan parameter dari komponen yang digunakan pada implementasi perangkat keras. Nilai dari tiap komponen diperuntukan dalam skala uji coba laboratorium. Pada simulasi perangkat lunak, dilakukan beberapa percobaan dengan parameter komponen yang berbedabeda untuk mengenali karakteristik dari konverter yang diajukan. Nilai tegangan kerja dari kapasitor polar bergantung pada tegangan masukan konverter. Nilai *Farad* dari kapasitor nonpolar, nilai *Henry* dari induktor, dan frekuensi pensaklaran bergantung pada daya keluaran yang diinginkan.



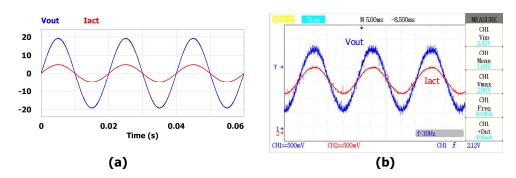
Gambar 7. Implementasi Topologi yang Diajukan pada Perangkat Keras

Gambar 7 menunjukkan implementasi perangkat keras tingkat eksperimen laboratorium dari konverter yang diajukan bersama dengan beberapa perangkat pendukung seperti alat ukur oscilloscope, variable and regulated DC power supply, audio frequency generator sebagai variabel I_{ref}, transduser tegangan dan arus sebagai feedback untuk microcontroller STM32F407VET6, driver untuk MOSFET, dan beban resistif.



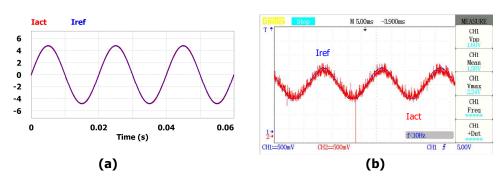
Gambar 8. Gelombang Tegangan Masukan dan Gelombang Lima Level pada Keluaran (a)
Gelombang Hasil Simulasi (b) Gelombang Hasil Implementasi

Gambar 8 mempresentasikan bentuk gelombang masukan V_{DC} dan keluaran inverter lima tingkat V_{ab} . Gelombang masukan V_{DC} didapatkan dari sumber masukan konverter yang diajukan, sedangkan gelombang lima level didapatkan dari keluaran pada sisi inverter lima level. Dengan metode kontrol yang diajukan dapat menghasilkan $V_{ab} = V_{DC}/2$, V_{DC} , V_{DC} , V_{DC} . Berdasarkan hasil gelombang keluaran sebelum filter, maka diketahui bahwa nilai tegangan antar lengan dibagi menjadi beberapa bagian. Hal tersebut mempresentasikan stres tegangan yang lebih rendah pada saklar aktif dari konverter yang diajukan.



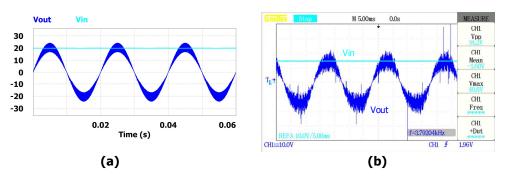
Gambar 9. Tegangan dan Arus Keluaran (a) Gelombang Hasil Simulasi (b) Gelombang Hasil Implementasi

Pada Gambar 9 diperlihatkan bentuk gelombang tegangan keluaran setelah filter dari konverter yang diajukan, diikuti dengan bentuk gelombang arus keluaran. Pada Gambar 9 (b) menunjukan bentuk gelombang yang didapat dari transduser tegangan dan arus.



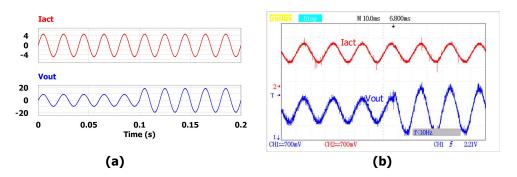
Gambar 10. Kendali Arus *Loop* tertutup (a) Gelombang Hasil Simulasi (b) Gelombang Hasil Implementasi

Gambar 10 menunjukan hasil penerapan dari strategi kendali arus pada konverter yang diajukan. Pengendalian arus disimulasikan dan mendapatkan hasil bahwa arus beban (I_{act}) dapat mengikuti nilai referensi (I_{ref}). Pada Gambar 10(b) menunjukan bentuk gelombang yang didapat dari *audio frequency generator* sebagai I_{ref} dan transduser arus I_{act} .



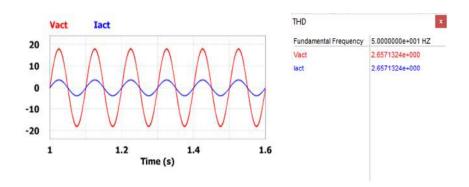
Gambar 11. Tegangan Masukan dan Tegangan *Boost* Keluaran (a) Gelombang Hasil Simulasi (b) Gelombang Hasil Implementasi

Gambar 11 mempresentasikan bahwa konverter yang diajukan dapat menghasilkan bentuk gelombang tegangan keluaran lebih besar dari pada tegangan masukan pada saat mode *boost*. Dengan adanya mode *boost*, konverter yang diajukan memiliki jangkauan tegangan keluaran lebih luas. Pemilihan nilai tapis kapasitor non-polar (Cf) sangat penting dalam mendapatkan bentuk keluaran yang baik. Semakin kecil nilai farad dari tapis kapasitor non-polar, maka semakin lebar riak pada tegangan keluaran dari konverter yang diajukan. Namun, nilai farad dari tapis kapasitor non-polar yang terlalu besar dapat mengakibatkan bentuk gelombang sinusoidal yang terdistorsi. Maka dari itu adanya simulasi sangat krusial dalam penentuan nilai farad dari tapis kapasitor non-polar pada konverter yang diajukan.



Gambar 12. Respon Tegangan dan Arus Keluaran Terhadap Perubahan Beban (a) Gelombang Hasil Simulasi (b) Gelombang Hasil Implementasi

Eksperimen laboratorium dilakukan guna menguji respon dari konverter yang diajukan terhadap perubahan beban resistif dari 50 Ω menjadi 100 Ω . Gambar 12 menampilkan respon gelombang arus dan tegangan keluaran dari konverter yang diajukan. Pada saat terdapat perubahan beban, gelombang arus tidak terpengaruh dan gelombang tegangan keluaran berubah menyesuaikan I_{act} yang harus mengikuti I_{ref} . Dengan arus beban yang tidak berubah terhadap perubahan beban resistif, maka arus beban pada konverter yang diajukan juga dapat mengatasi gangguan eksternal seperti nilai V_{DC} yang berubah atau nilai I_{ref} yang berubah. Hasil eksperimen laboratorium untuk menguji kemampuan kendali arus pada topologi konverter yang diajukan diperlihatkan pada Gambar 12.



Gambar 133. Nilai Total Harmonic Distortion pada Tegangan dan Arus Keluaran

Gambar 13 menunjukan nilai THD 2,6% pada tegangan dan arus keluaran dari konverter yang diajukan. Nilai tersebut memenuhi standar *IEEE Std 519-2014* yaitu kurang dari 5%. Nilai THD yang rendah sangat dibutuhkan dalam penyuntikan arus ke jala-jala. Arus pada jala-jala juga memiliki nilai THD-nya sendiri, maka dari itu pada saat penyuntikan arus ke jala-jala diperlukan nilai THD yang rendah agar dapat meminimalisasikan gangguan tambahan ke gelombang arus jala-jala.

4. KESIMPULAN

Topologi konverter DC-AC yang baru telah diajukan pada makalah ini. Konverter yang diajukan mengkombinasi sebuah inverter lima tingkat dengan sebuah konverter AC-AC boost. Berdasarkan hasil analisis dan pengujian pada konverter yang diajukan, terdapat manfaat seperti rendahnya nilai THD yang didapat dari inverter lima tingkat dan memperluas jangkauan tegangan keluaran yang didapat dari konverter AC-AC boost. Selain nilai THD yang rendah dan jangkauan tegangan keluaran yang mampu melebihi tegangan masukan, konverter yang diajukan juga mampu mengurangi stres tegangan pada saklar aktif inverter lima tingkat dikarenakan nilai perubahan tegangan terhadap waktu yang lebih kecil dibandingkan inverter konvensional tipe *H-Bridge*. Dengan rendahnya nilai perubahan tegangan terhadap waktu dapat mengurangi nilai filter keluaran dari konverter yang diajukan, hal tersebut menekan persoalan biaya. Konverter yang diajukan memiliki sistem kendali pada arus keluaran. Maka arus keluaran dari konverter yang diajukan akan selalu mengikuti gelombang arus referensi. Dengan arus yang terkendali maka konverter yang diajukan dapat mengatasi gangguan eksternal seperti nilai V_{DC} yang berubah atau nilai I_{ref} yang berubah. Manfaat dari sistem arus keluaran yang terkendali dan nilai THD rendah dapat digunakan pada penyuntikan arus ke jala-jala. Nilai THD yang dihasilkan sebesar 2,6% dan memenuhi standar IEEE Std 519-2014 yaitu kurang dari 5%.

UCAPAN TERIMA KASIH

Penelitian ini didanai oleh Matching Fund-Kedaireka dari RISTEK-DIKTI Nomor: 0219/E/KS.03.00/2023.

DAFTAR RUJUKAN

- Anand, S., Gundlapalli, S.K. and Fernandes, B.G. (2014) 'Transformer-Less Grid Feeding Current Source Inverter for Solar Photovoltaic System', *IEEE Transactions on Industrial Electronics*, 61(10), 5334–5344. Available at: https://doi.org/10.1109/TIE.2014.2300038.
- Anurangi, R.O., Rodrigo, A.S. and Jayatunga, U. (2017) 'Effects of high levels of harmonic penetration in distribution networks with photovoltaic inverters', in *2017 IEEE International Conference on Industrial and Information Systems (ICIIS)*, (pp. 1–6). Available at: https://doi.org/10.1109/ICIINFS.2017.8300335.
- Chatterjee, A. and Mohanty, K.B. (2018) 'Current control strategies for single phase grid integrated inverters for photovoltaic applications-a review', *Renewable and Sustainable Energy Reviews*, *92*, 554–569. Available at: https://doi.org/https://doi.org/10.1016/j.rser.2018.04.115.
- Chourasia, U. and Tiwari, P. (2020) 'Voltage Harmonic Reduction using Open Loop Controlled Multilevel Inverter for Photovoltaic Application: A Review', *International Research Journal of Engineering and Technology*, 7(11), 464–468. Available at: https://www.irjet.net/archives/V7/i11/IRJET-V7I1175.pdf (Accessed: 16 March 2023).
- Farhadi-Kangarlu, M. and Milad Gavipanjeh Marangalu (2018) 'Five-Level Single-DC Source Inverter with Adjustable DC-Link Voltage', in *Electrical Engineering (ICEE), Iranian Conference*. Mashad, Iran, (pp. 1017–1021). Available at: https://doi.org/10.1109/ICEE.2018.8472625.
- Gaikwad, A. and Arbune, P.A. (2016) 'International Conference on Automatic Control & Dynamic Optimization Techniques (ICACDOT 2016): 9th & 10th September 2016', in 2016 International Conference on Automatic Control and Dynamic Optimization Techniques (ICACDOT), (pp. 179–182). Available at: https://doi.org/10.1109/ICACDOT.2016.7877574.
- Ilavarasi, V. and Rajan, C.C.A. (2012) 'Power quality improvement in grid connected system using four leg VSI', in *IEEE-International Conference On Advances In Engineering, Science And Management (ICAESM -2012)*, (pp. 540–546). Available at: https://ieeexplore.ieee.org/stamp/stamp.jsp?tp=&arnumber=6216171&isnumber=6215562 (Accessed: 2 April 2023).
- Kahwa, A., Obara, H. and Fujimoto, Y. (2018) 'Design of 5-level reduced switches count H-bridge multilevel inverter', in *2018 IEEE 15th International Workshop on Advanced*

- *Motion Control (AMC)*, (pp. 41–46). Available at: https://doi.org/10.1109/AMC.2019.8371060.
- Krishna R, A. and Suresh, L.P. (2016) 'A brief review on multi level inverter topologies', in *2016 International Conference on Circuit, Power and Computing Technologies (ICCPCT)*,

 (pp. 1–6).
- Lee, H.-J., Jung, S. and Sul, S.-K. (2013) 'A Current Controller Design for Current Source Inverter-Fed AC Machine Drive System', *IEEE Transactions on Power Electronics*, *28*(3), 1366–1381. Available at: https://doi.org/10.1109/TPEL.2012.2208985.
- Lorenzani, E. *et al.* (2017) 'CSI7: A Modified Three-Phase Current-Source Inverter for Modular Photovoltaic Applications', *IEEE Transactions on Industrial Electronics*, *64*(7), 5449–5459. Available at: https://doi.org/10.1109/TIE.2017.2674595.
- Morawiec, M. (2013) 'The adaptive backstepping control of permanent magnet synchronous motor supplied by current source inverter', *IEEE Transactions on Industrial Informatics*, *9*(2), 1047–1055. Available at: https://doi.org/10.1109/TII.2012.2223478.
- Pan, D. *et al.* (2017) 'Analysis and Design of Current Control Schemes for LCL-Type Grid-Connected Inverter Based on a General Mathematical Model', *IEEE Transactions on Power Electronics*, *32*(6), 4395–4410. Available at: https://doi.org/10.1109/TPEL.2016.2602219.
- Pouresmaeil, E. *et al.* (2014) 'Hysteresis current control technique of VSI for compensation of grid-connected unbalanced loads', *Electrical Engineering*, *96*(1), 27–35. Available at: https://doi.org/10.1007/s00202-012-0273-3.
- Pratomo, L.H., Danang Wijaya, F. and Firmansyah, E. (2015) 'A Simple Strategy of Controlling a Balanced Voltage Capacitor in Single Phase Five-Level Inverter Keyword: Five level inverter Power semiconductor Pulse width modulation Renewable energy system Voltage balancing', *International Journal of Power Electronics and Drive System* (*IJPEDS*), 6(1), 160–167.
- Singh, A. and Mirafzal, B. (2019) 'An Efficient Grid-Connected Three-Phase Single-Stage Boost Current Source Inverter', *IEEE Power and Energy Technology Systems Journal*, *6*(3), 142–151. Available at: https://doi.org/10.1109/JPETS.2019.2929952.
- Suroso, Aziz, A.N. and Noguchi, T. (2017) 'Five-level PWM inverter with a single DC power source for DC-AC power conversion', *International Journal of Power Electronics and Drive Systems*, 8(3), 1230–1237. Available at: https://doi.org/10.11591/ijpeds.v8i3.pp1230-1237.

- Vijeh, M. *et al.* (2019) 'A General Review of Multilevel Inverters Based on Main Submodules: Structural Point of View', *IEEE Transactions on Power Electronics*, *34*(10), 9479–9502. Available at: https://doi.org/10.1109/TPEL.2018.2890649.
- Wu, B. and Narimani, M. (2017) 'PWM Current Source Inverters', in *High-Power Converters* and AC Drives. IEEE, 225–256. Available at: https://doi.org/10.1002/9781119156079.ch10.
- Wu, W. *et al.* (2017) 'Damping Methods for Resonances Caused by LCL-Filter-Based Current-Controlled Grid-Tied Power Inverters: An Overview', *IEEE Transactions on Industrial Electronics*, *64*(9), 7402–7413. Available at: https://doi.org/10.1109/TIE.2017.2714143.